

Резистивні ефекти в багатокомпонентних оксидних і халькогенідних плівках

Дипломна робота
студента 2 курсу «магістр»
Очкана Кирила Олеговича

Науковий керівник:
д.ф.-м.н., проф. Білоголовський М.О.

1. Мотивація роботи.

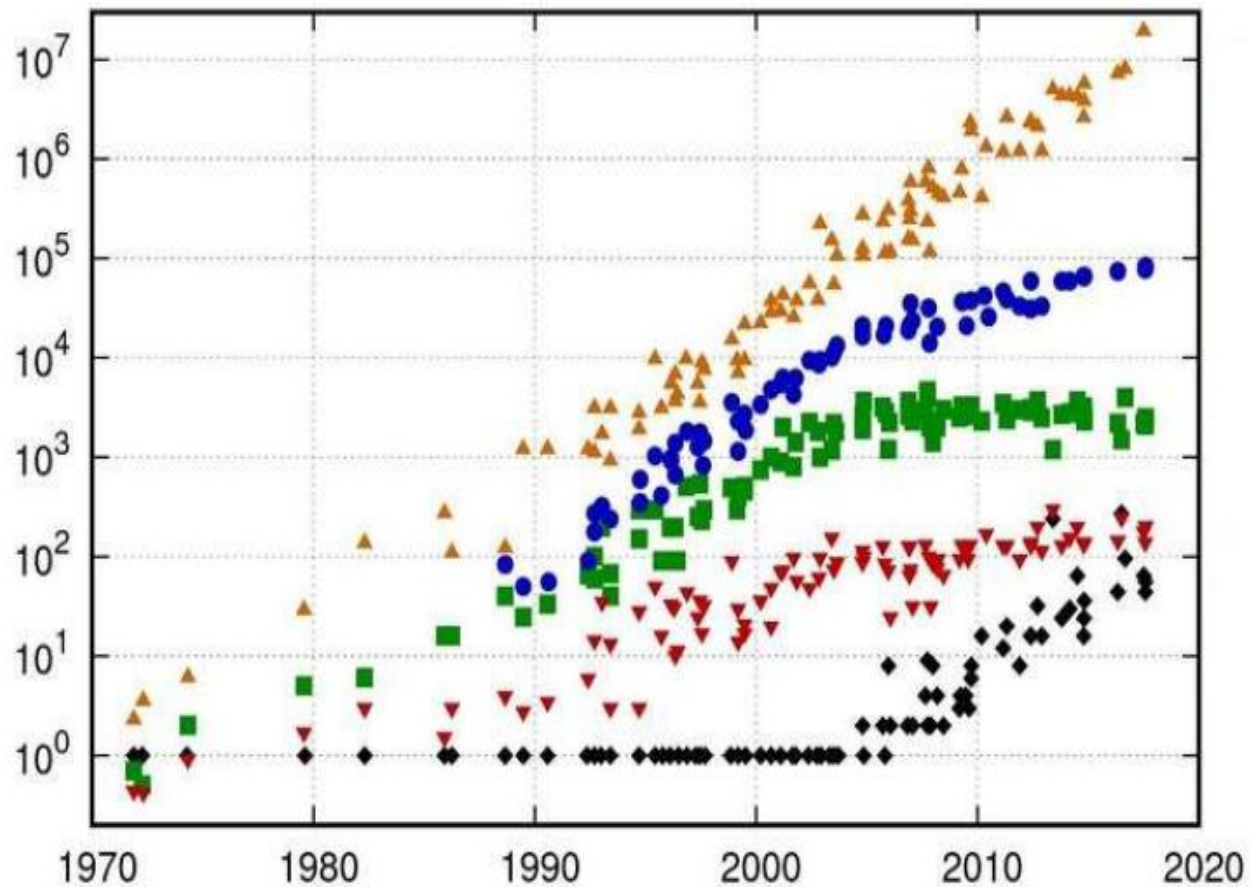
2. Ефекти резистивних перемикань в контактах на основі складних оксидів (моделювання на прикладі іттрій-барієвого купрату).

3. Резистивні властивості вейлівського полуметалу TaRhTe_4 (експериментальні виміри і їх чисельне моделювання).

4. Висновки.

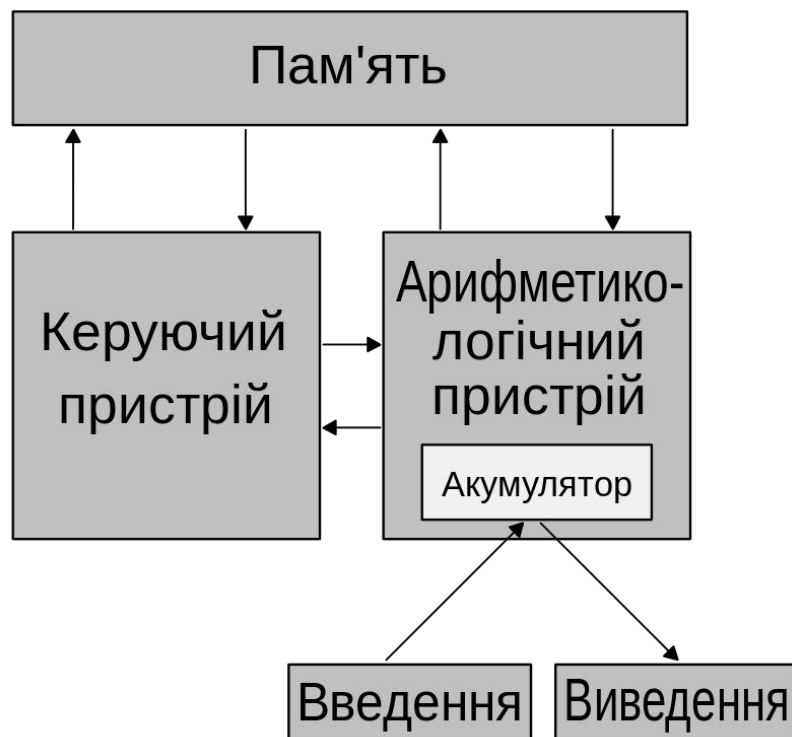
Мотивація роботи

Закон Мура



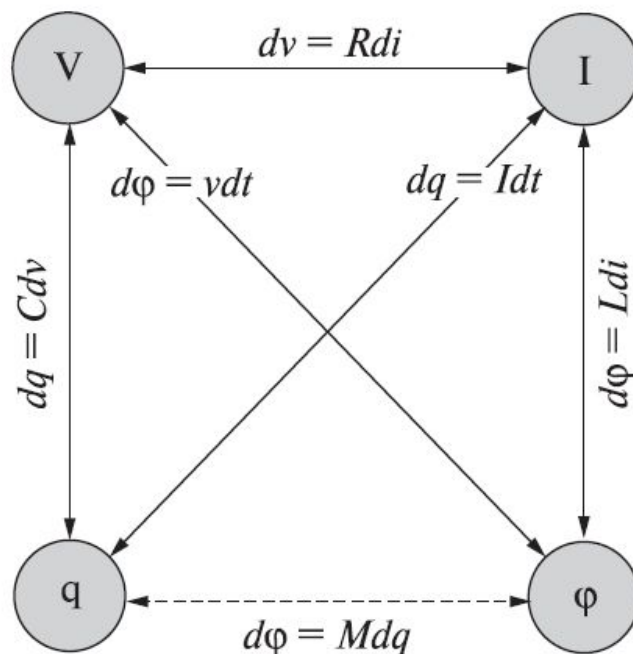
Дані про кількість транзисторів в процесорах, продуктивності, енергоспоживанні і кількості логічних ядер (зверху донизу).

Архітектура фон Неймана



Розділення операційного пристрою та пам'яті в класичній архітектурі фон Неймана вважається її суттєвим недоліком (Von Neumann bottleneck - «шийки пляшки»)

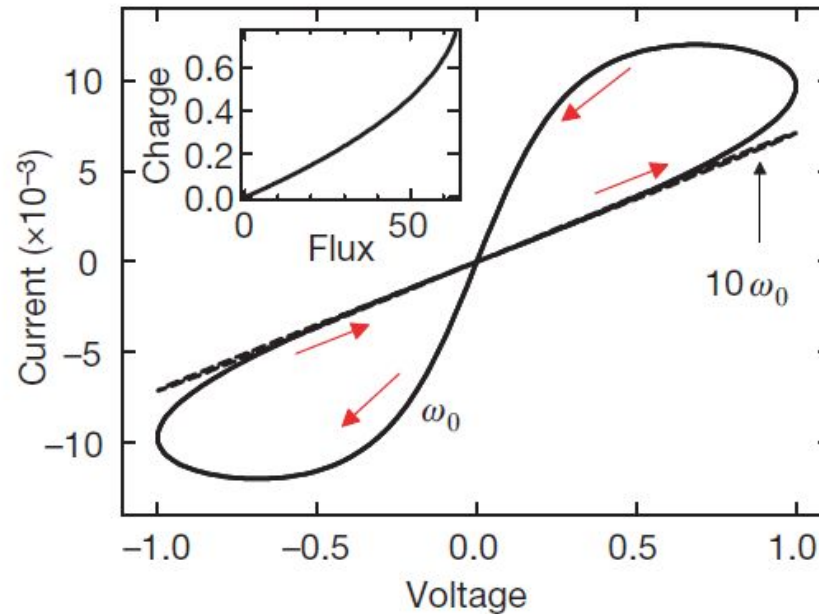
Memristor, the missing circuit element



$$M[q(t)] = \frac{d\Phi(q)}{dq} = \frac{d\Phi(q)/dt}{dq/dt} = \frac{dV(q)}{dI} = R(q) = R\left(\int I(t)dt\right)$$

Chua L.O. *Memristor – the missing circuit element*.
 IEEE Trans. Circuit Theory **18**, 507-519 (1971).

Memristor, the missing circuit element

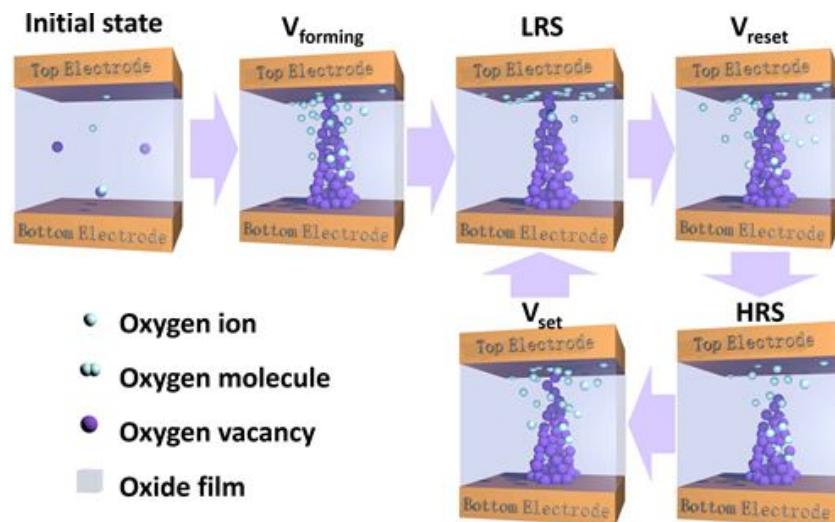
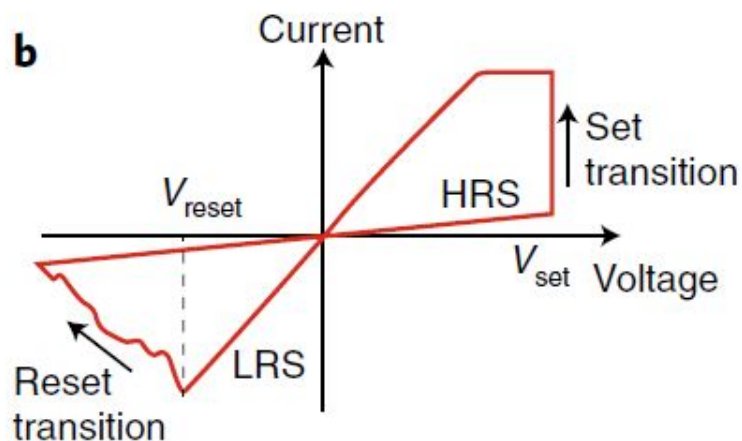
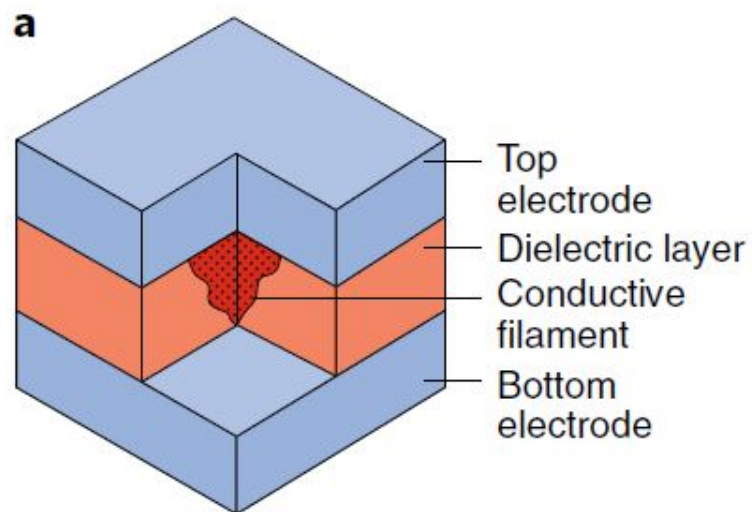


$$M[q(t)] = \frac{d\Phi(q)}{dq} = \frac{d\Phi(q)/dt}{dq/dt} = \frac{dV(q)}{dI} = R(q) = R \left(\int I(t)dt \right)$$

Chua L.O. *Memristor – the missing circuit element.*
IEEE Trans. Circuit Theory **18**, 507-519 (1971).

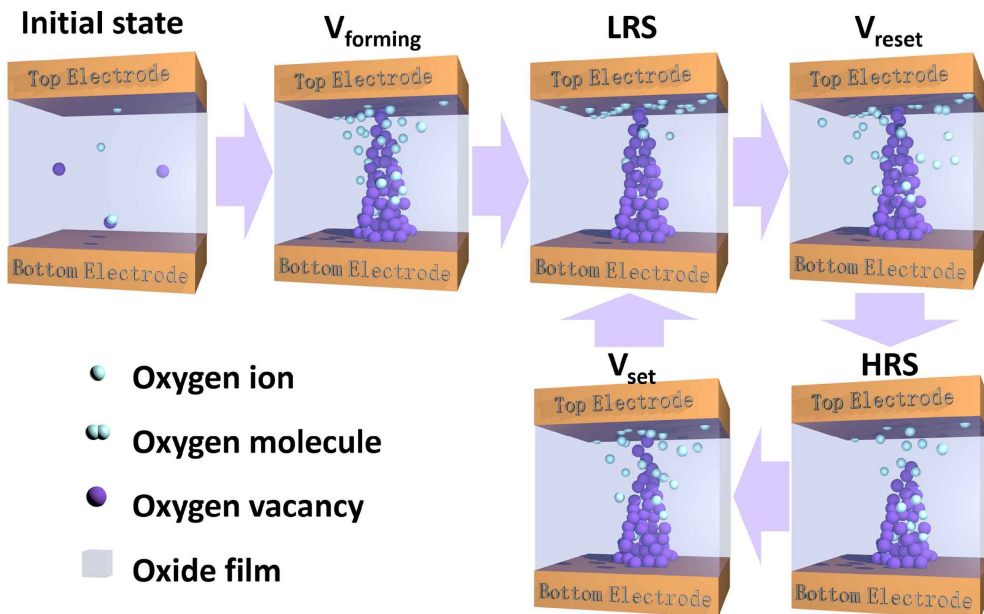
**Ефекти резистивних
перемикань в контактах на
основі складних оксидів
(моделювання на прикладі
іттрій-барієвого купрату)**

Електроформування струмопровідних каналів



J. Zhu et al. Applied Physics Reviews, 2020

Резистивні перемикання в контактах на основі оксидів



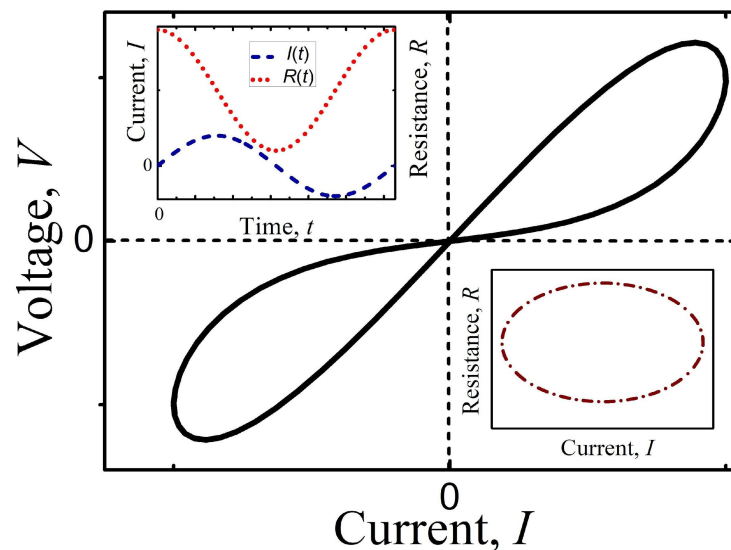
J. Zhu et al. Applied Physics Reviews, 2020

$$I(t) = I_0 \cdot \sin(\omega t)$$

$$R = \sum_i \rho_i$$

імовірність стрибка кисневої вакансії
 $\sim \exp(-U_i/k_B T) \cdot \sinh(eV_i/2k_B T)$

$$R(t) = \bar{R} + R_0 \cos(\omega t)$$

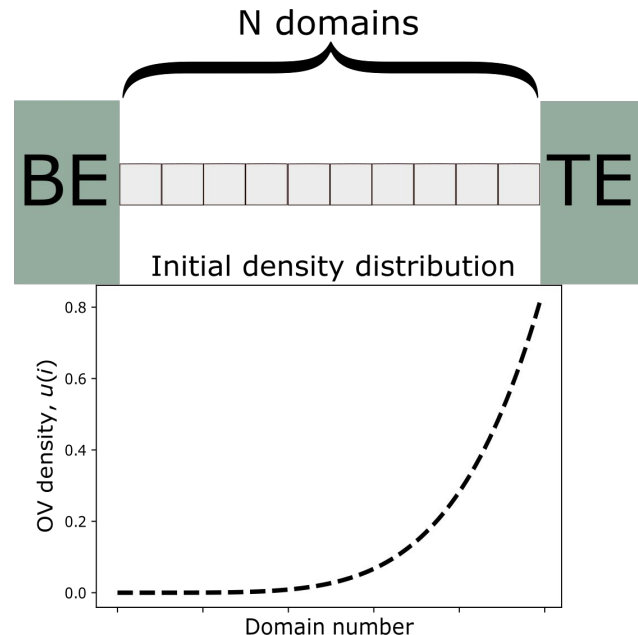


Резистивні перемикання в контактах на основі оксидів (дискретна модель)

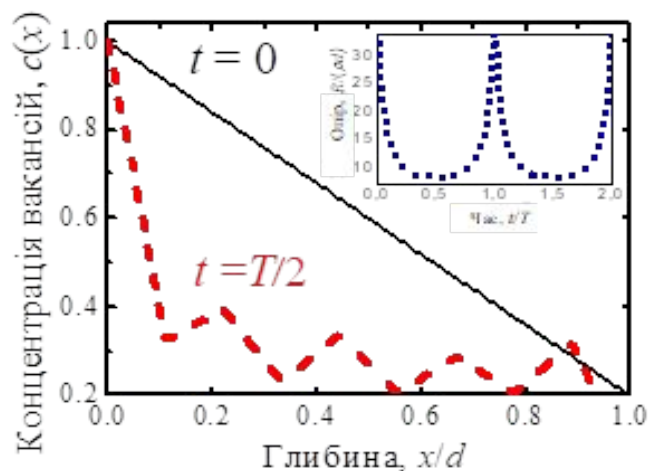
$$c_1(t_{n+1}) = c_1(t_n)(1 - p_1(t_n)) + \beta_1(t_n);$$

$$c_2(t_{n+1}) = c_2(t_n)(1 - p_2(t_n)) + c_1(t_n)p_1(t_n); \dots$$

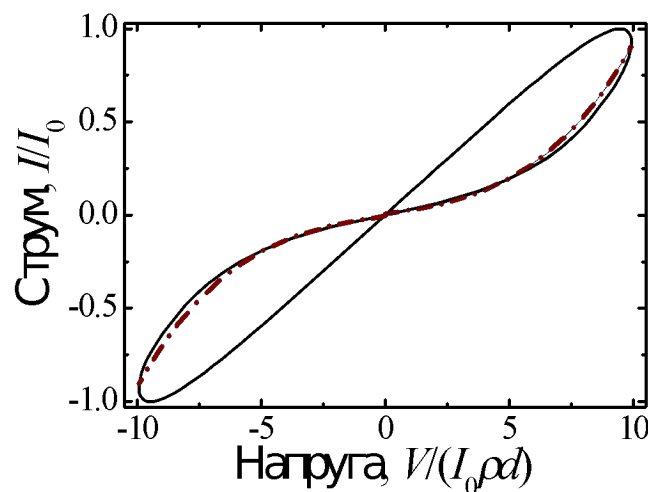
$$c_N(t_{n+1}) = c_N(t_n) + c_{N-1}(t_n)p_{N-1}(t_n) - \beta_N(t_n).$$



Резистивні перемикання в контактах на основі оксидів (дискретна модель)



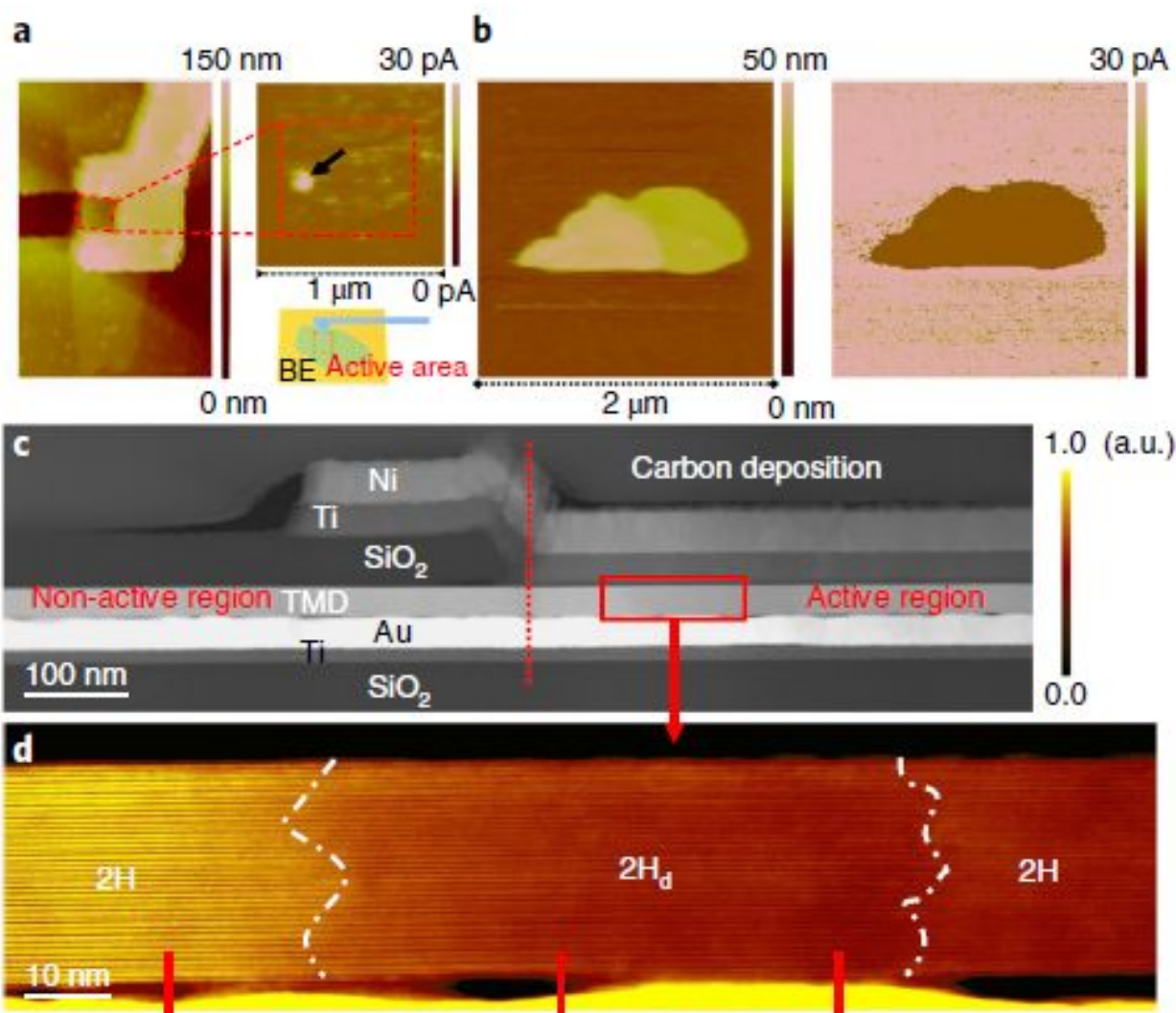
Просторова модифікація концентрації кисневих вакансій в загартованій YBCO плівці у два моменти часу для фіксованого c_1 і плаваючого c_N . На вставці зображено часові зміни опору.



Моделювання вольт-амперної залежності для загартованої плівки YBCO для фіксованого c_1 і плаваючого c_N . Пунктирно-точкова крива - це підгонка до частини кривої I - V з високим опором згідно із законом Пула-Френкеля.

**Резистивні властивості
вейлівського полуметалу TaRhTe_4
(експериментальні виміри і їх
чисельне моделювання)**

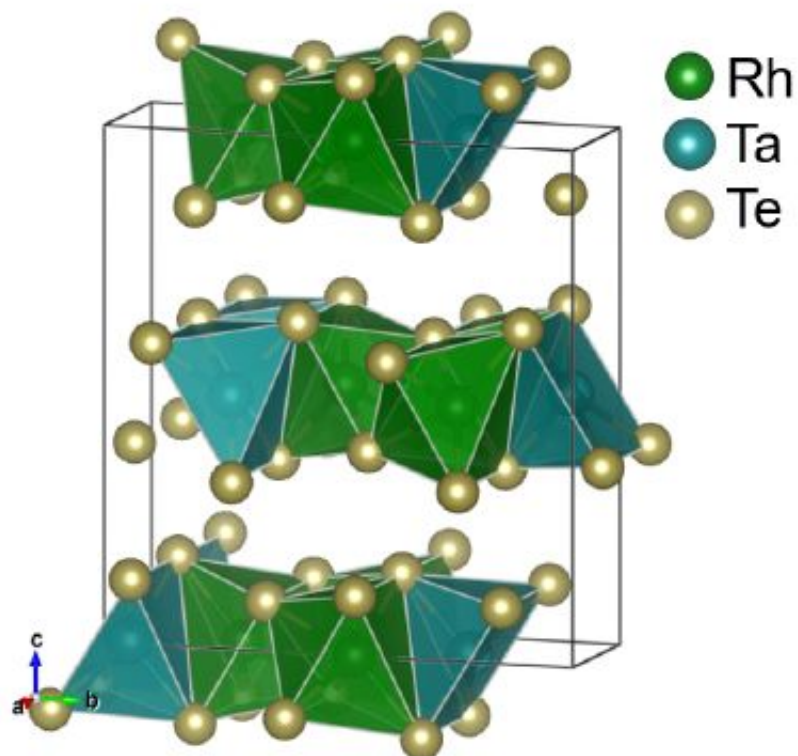
Резистивні перемикання в халькогенідах перехідних металів



- a. AFM зображення MoTe₂ наноструктури. Червоною стрілкою зображено сформований струмопровідний канал
- b. Структура до електроформування
- c. Переріз наноструктури
- d. Структурні зміни в кристалічній будові

Zhang, F., Zhang, H., Krylyuk, S. et al. Electric-field induced structural transition in vertical MoTe₂- and Mo_{1-x}W_xTe₂-based resistive memories. *Nature Mater* 18, 55–61 (2019).

Вейлівський напівметал TaRhTe_4 .



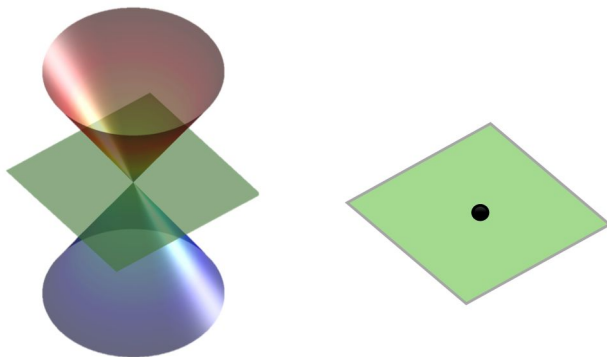
(а) Кристалічна будова TaRhTe_4 .



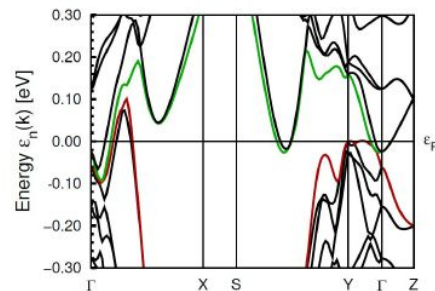
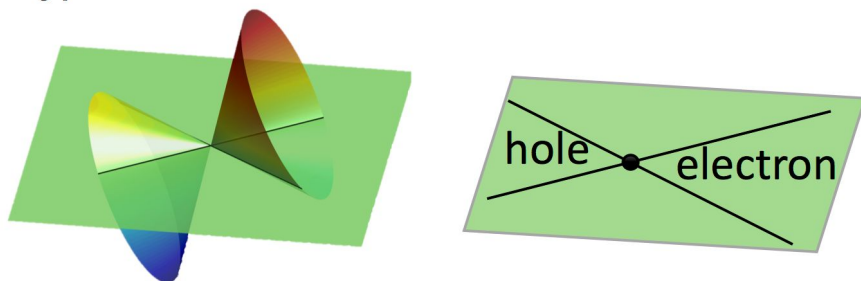
(б) Вирощені кристали TaRhTe_4 .

Вейлівський напівметал TaRhTe₄.

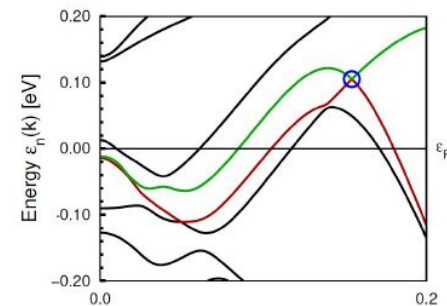
Type-I



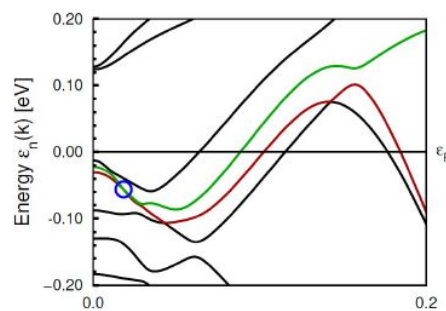
Type-II



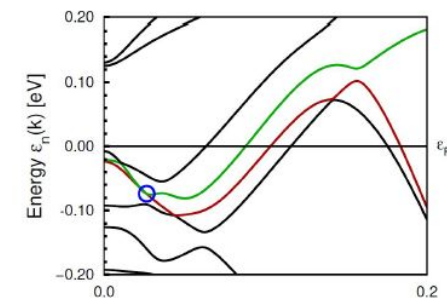
(а) DFT розрахунки зонної структури TaRhTe₄.



(б) Вейлівський вузол першого типу.

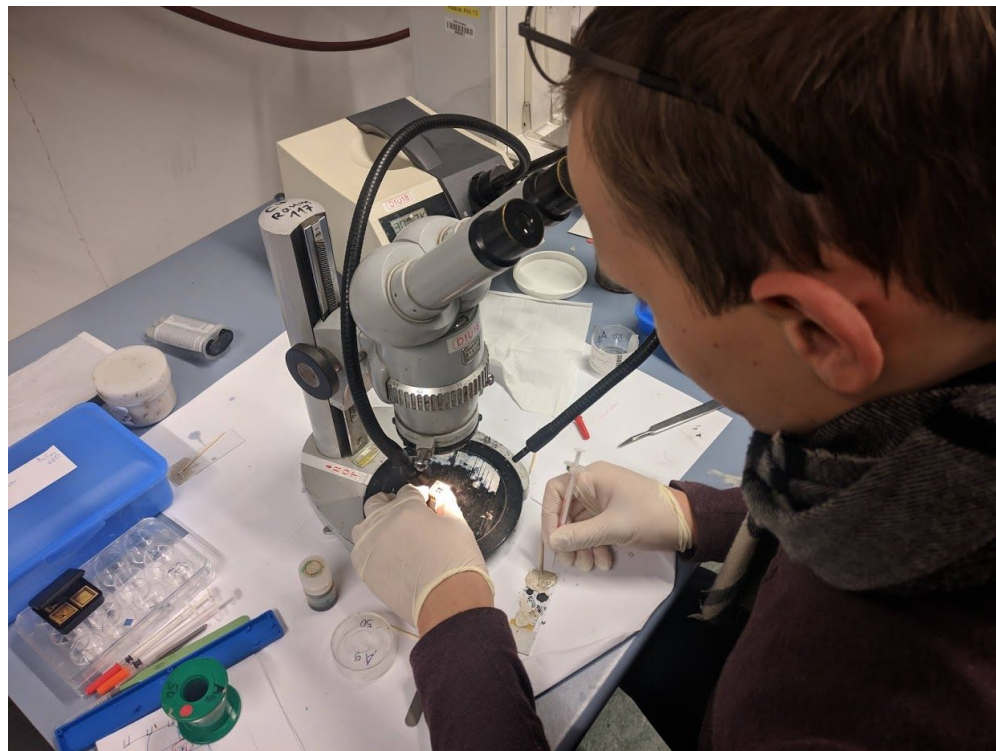
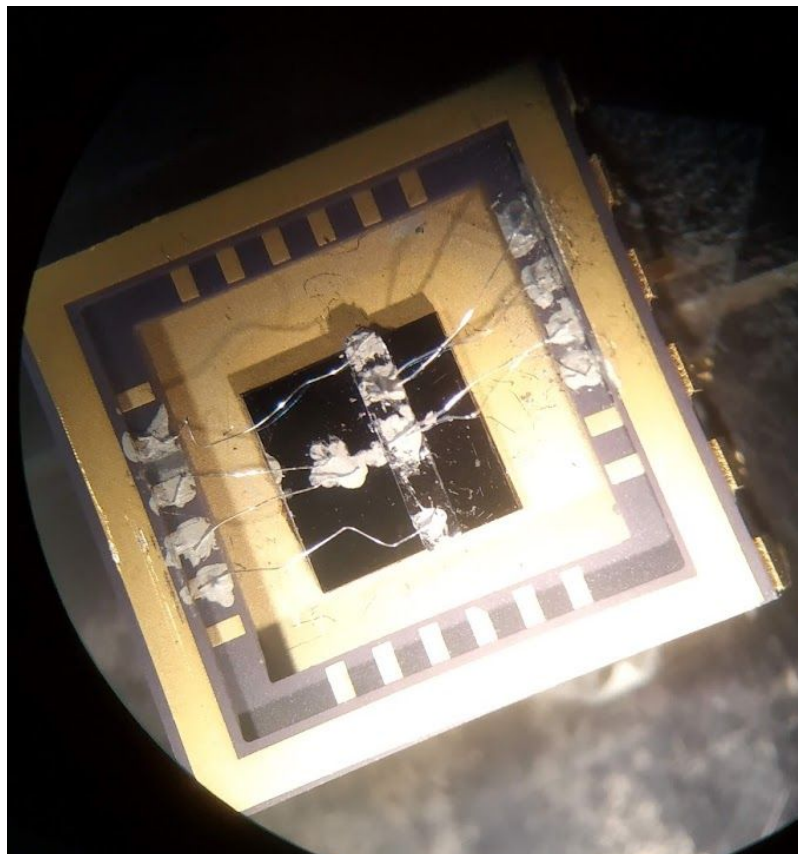


(в) Вейлівський вузол другого типу.

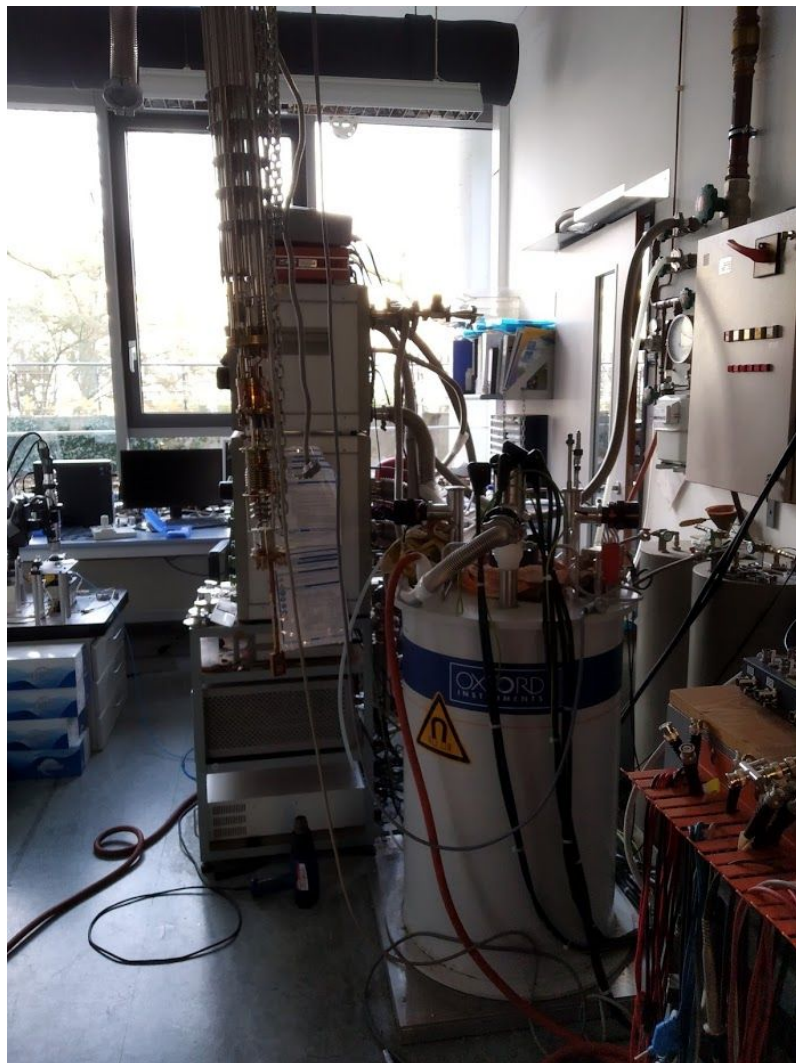
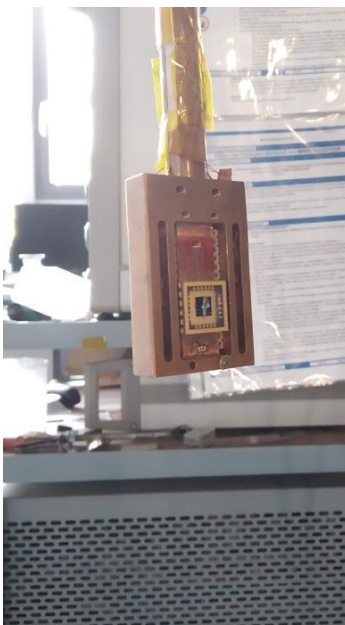


(г) Вейлівський вузол другого типу.

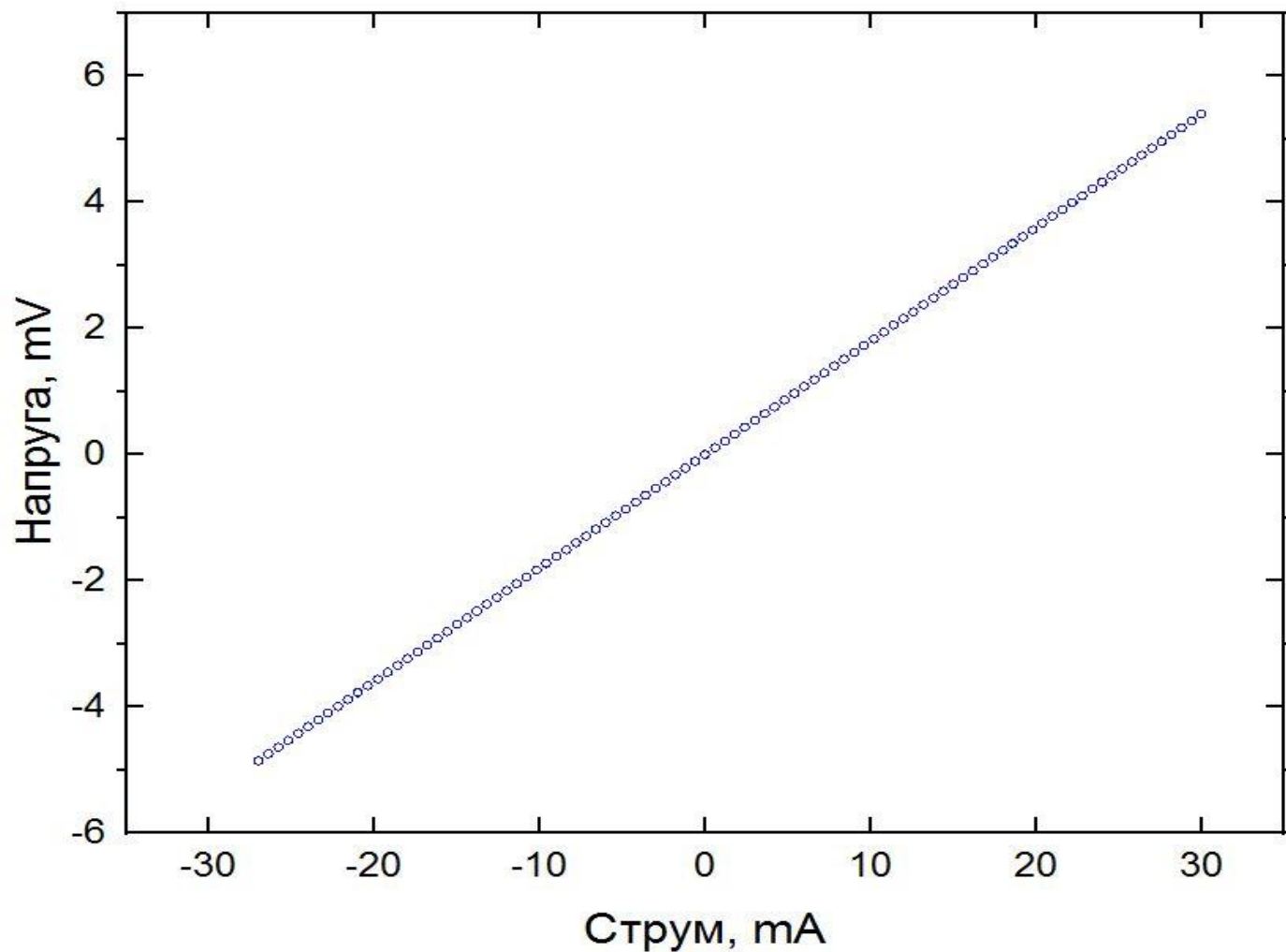
Виготовлення макроструктур



Експериментальне обладнання



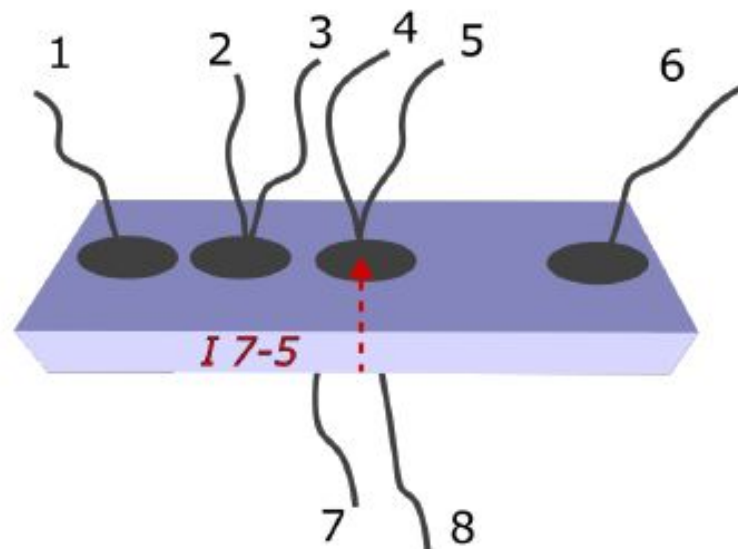
Виміри макроструктур. Вольт-амперна характеристика



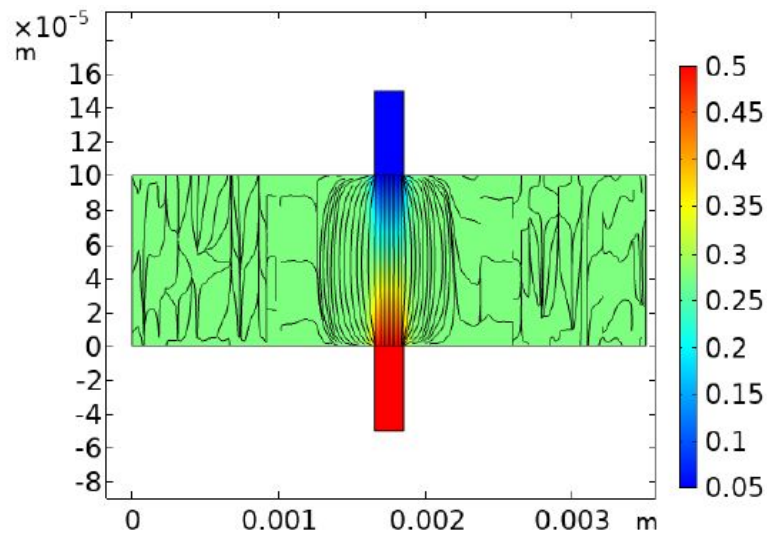
Виміри макроструктур. Анізотропія електропровідності

Тест анізотропії першого зразка. Температура - 4 К. Червоною стрілкою позначено напрям зовнішнього струму. $I = 5$ mA

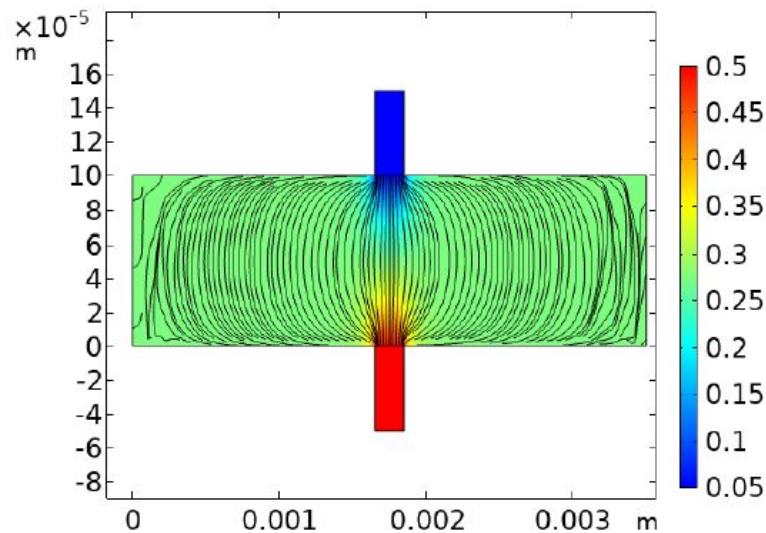
Контакти	X, μV	Y, μV
V 8-6	55.1 ± 0.1	0.5
V 8-1	55.3 ± 0.1	0.63
V 1-5	3.04 ± 0.01	0.56
V 1-6	0.43 ± 0.02	0.05
V 6-4	3.1 ± 0.05	0.83
V 8-4	57.60 ± 0.01	1.39
V 8-3	55.35 ± 0.05	0.05
V 1-3	0.55 ± 0.02	0.83
V 3-4	2.41 ± 0.02	1.39



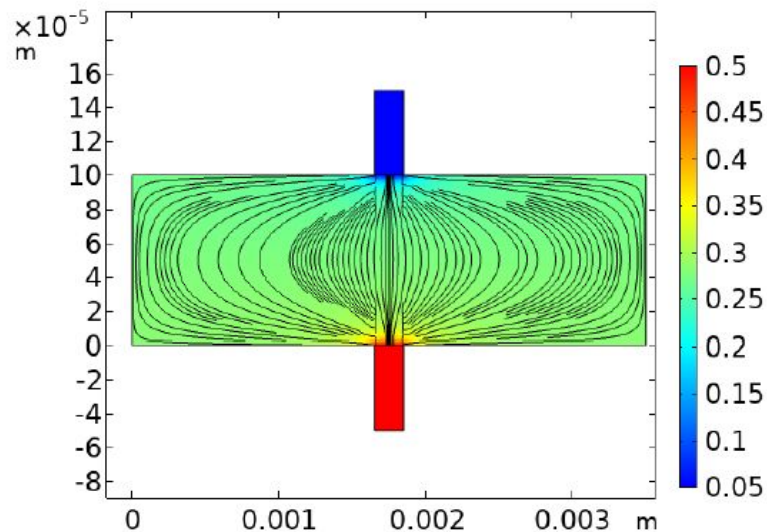
Моделювання анізотропії електропровідності



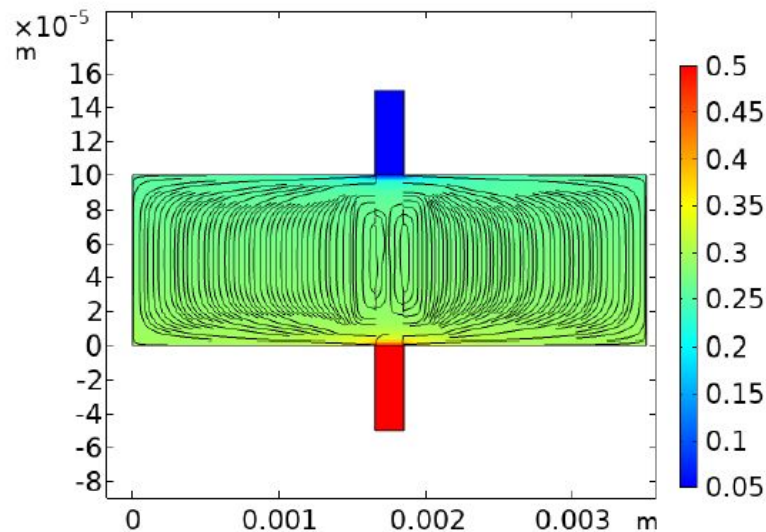
(a) $\sigma = 1$



(б) $\sigma = 10$.

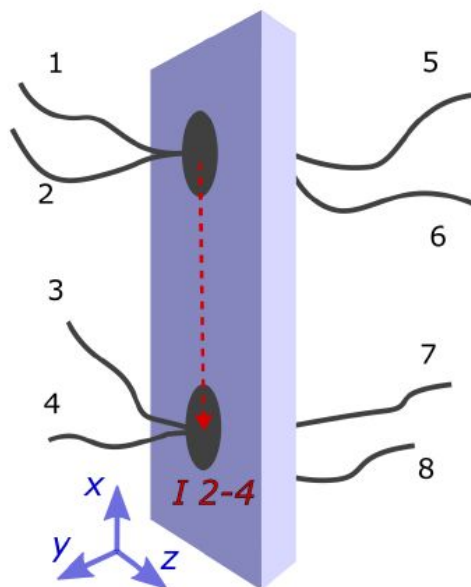


(в) $\sigma = 1000$

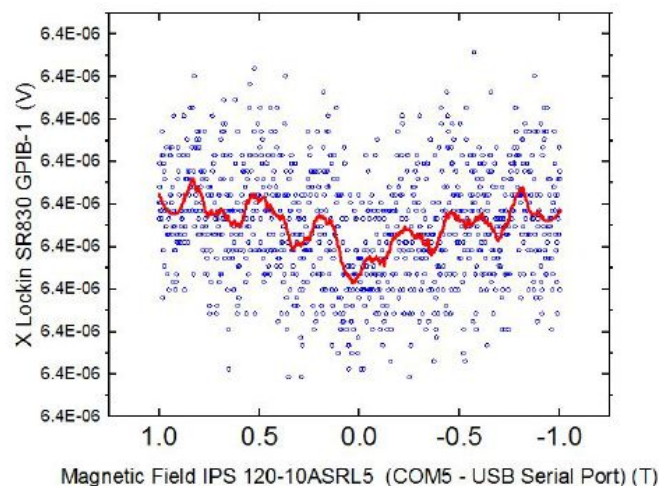


(г) $\sigma = 10000$

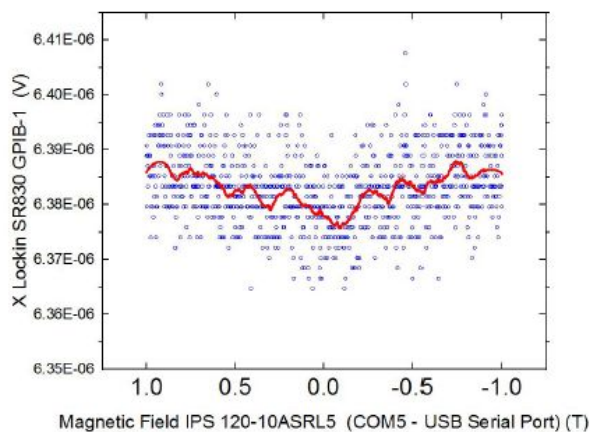
Виміри макроструктур. Магнеторезистивність.



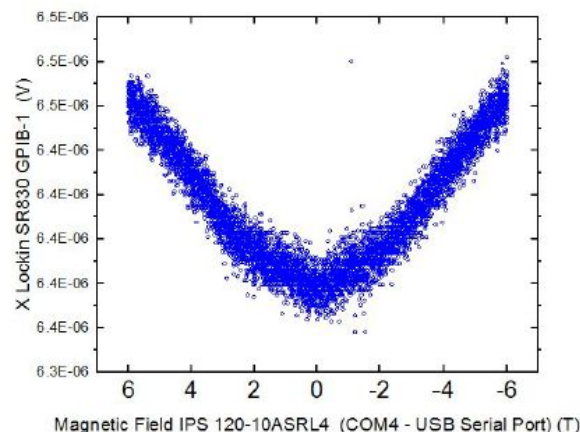
(а) Конфігурація магнітного поля



(б) Магнітному поле по осі x .



(в) Магнітному поле по осі y .

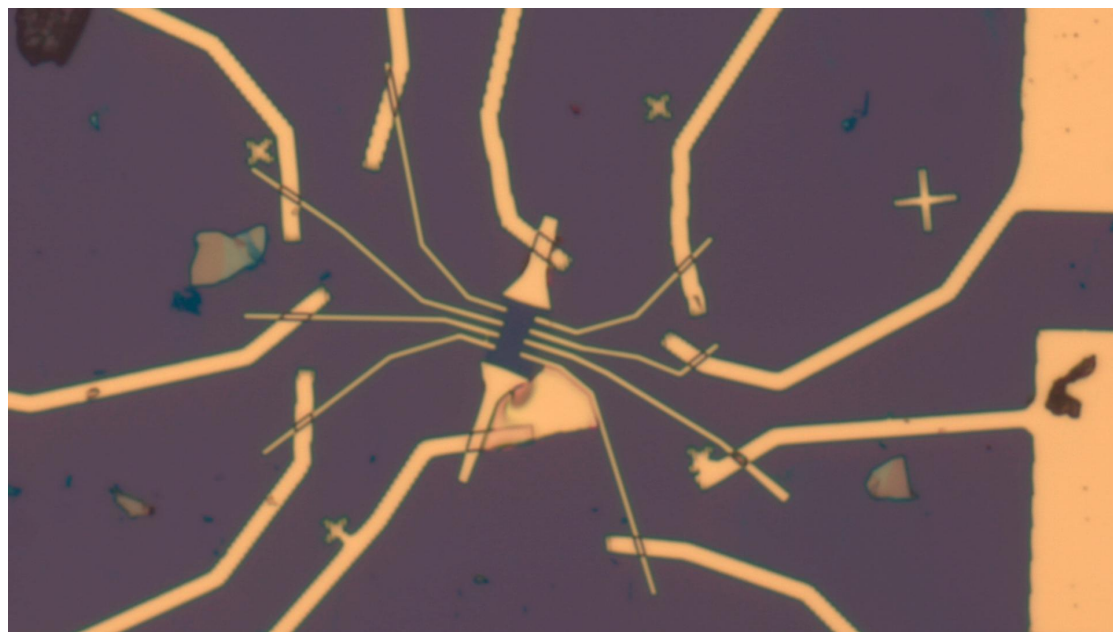
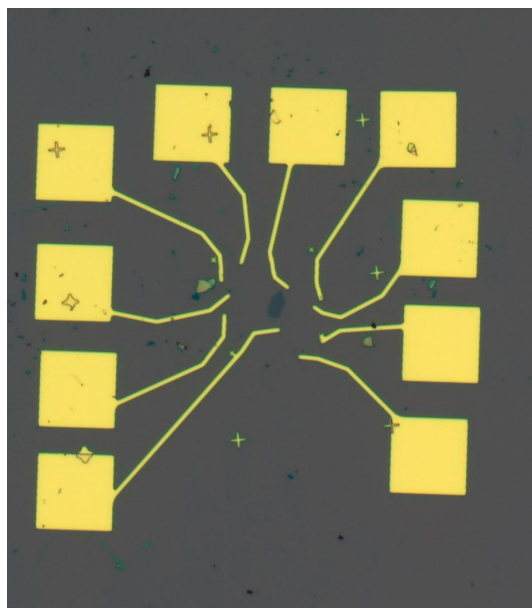


(г) Магнітному поле по осі z .

Висновки та плани на майбутнє

1. Проведене моделювання резистивних перемикачів в тонких плівках барієвого купрату. Теоретично встановлено, що електроміграція іонів кисню під дією змінного електричного поля є джерелом виникнення двозначної залежності струму від напруги.
2. Експериментально досліджено резистивні та магнеторезистивні властивості кристалів TaRhTe_4 . Для визначення впливу анізотропії електропровідності на розподіл струму та напруги всередині зразка, проведено чисельне моделювання. Розрахунки розподілу електричної напруги та ліній щільності електричного струму для різних значень анізотропії електропровідності узгоджуються з результатами вимірів транспортних характеристик макроскопічних зразків TaRhTe_4 .
3. Плануються дослідження виготовлених наноструктур TaRhTe_4 .

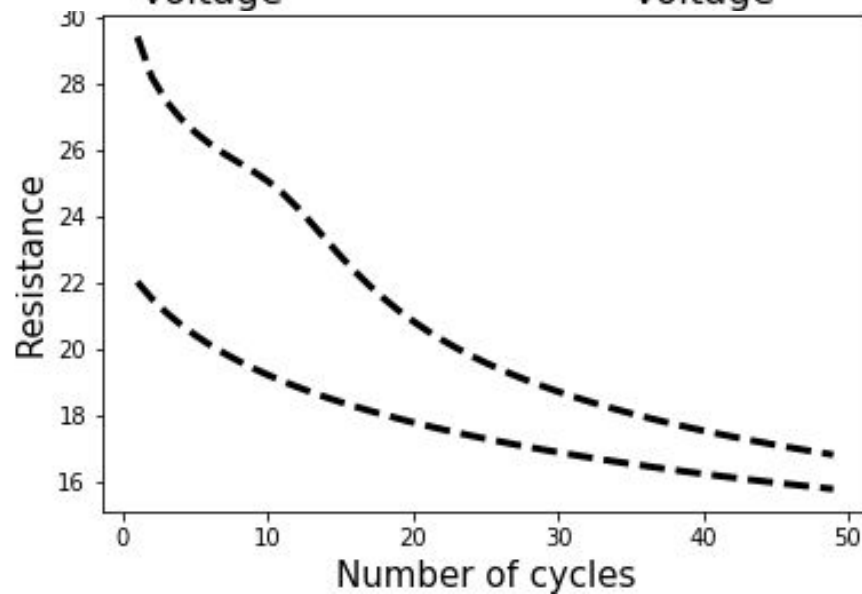
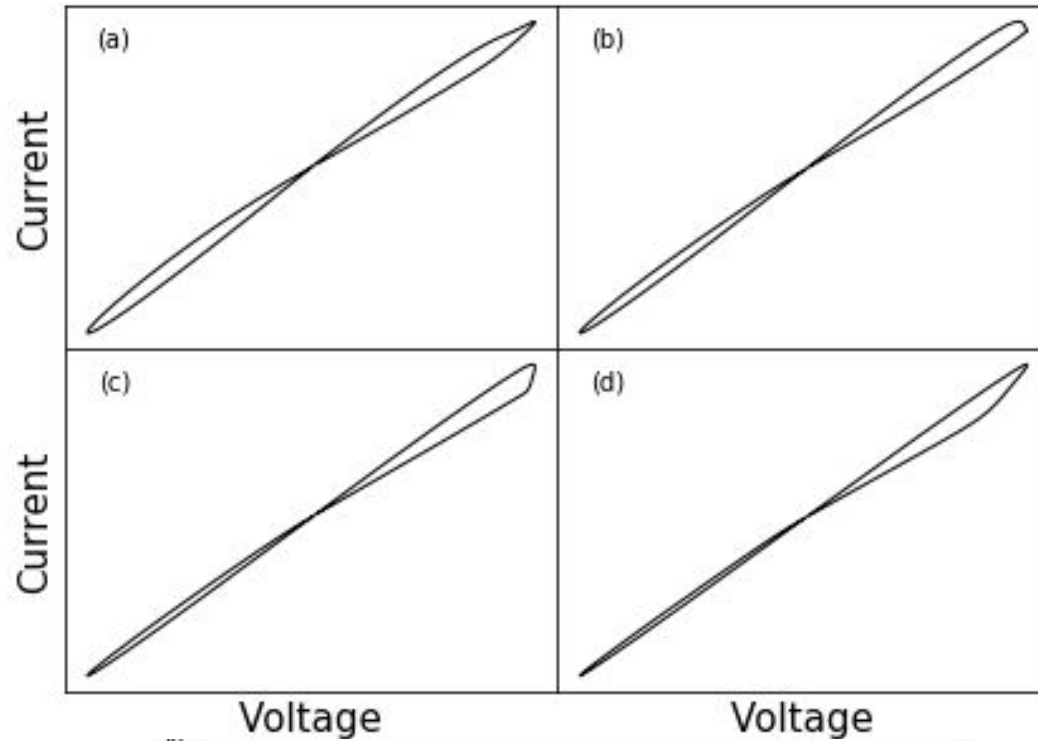
Плани на майбутнє: Виміри наноструктур



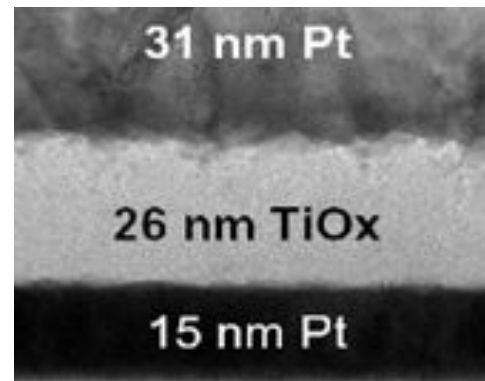
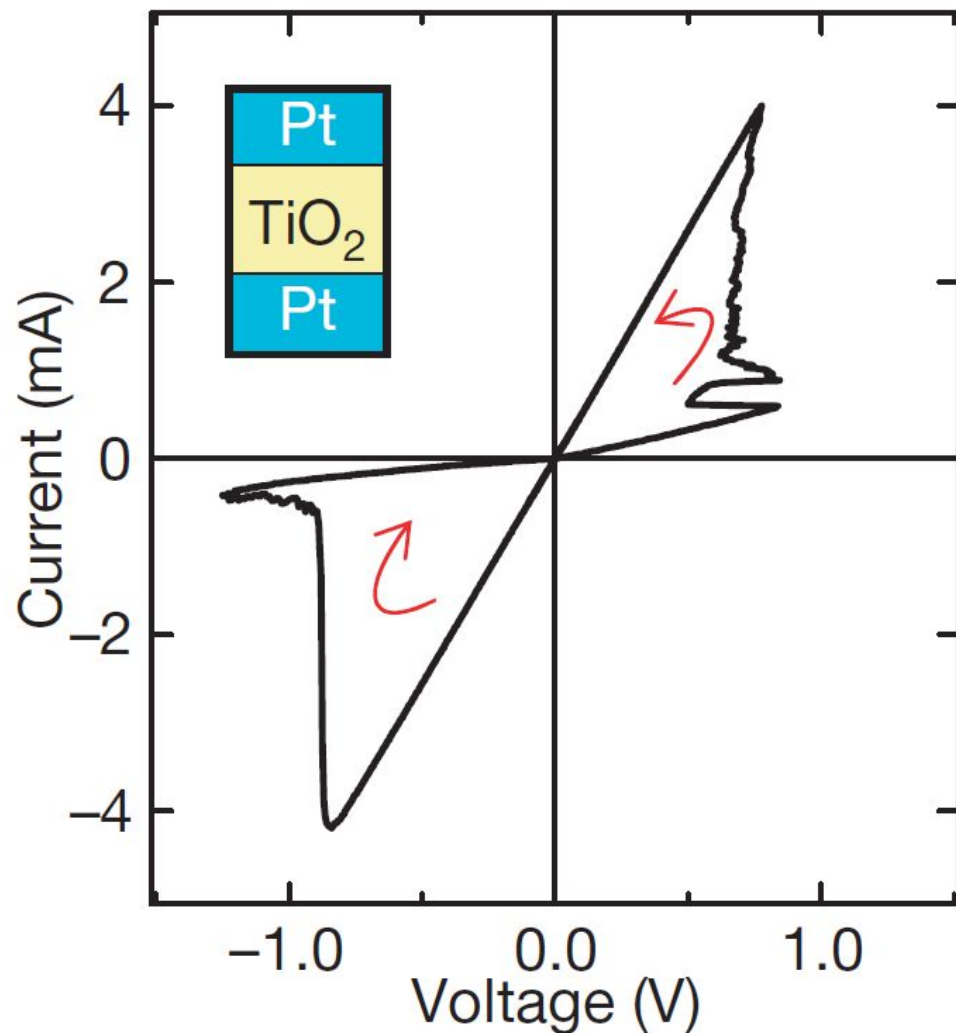
20x15x20 nm flake

Додаткові слайди

Resistive states deterioration



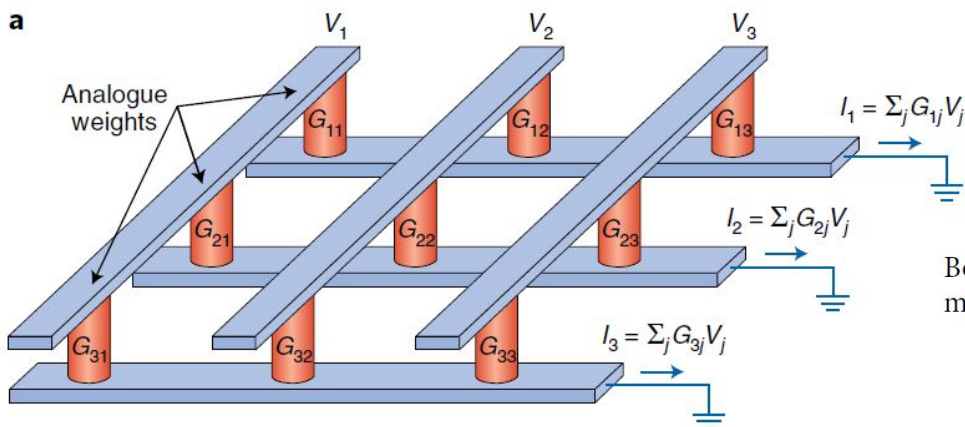
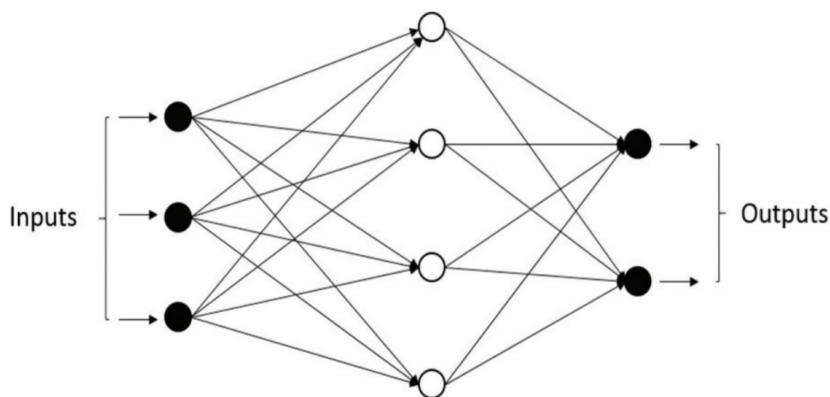
Перша фізична реалізація мемристора



Strukov D.B., Snider G.S., Stewart D.R., Williams R.S.
The missing memristor found (2008)

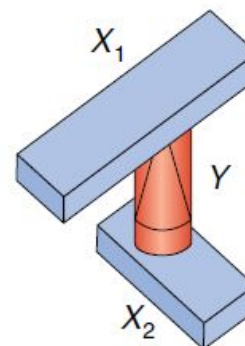
Нейроморфні обчислення та обчислення в пам'яті

Layered neural network design



Huang, A., Zhang, X., Li, R., & Chi, Y. (2018). Memristor Neural Network Design. Memristor and Memristive Neural Networks. doi:10.5772/intechopen.69929

V-R logic gate (IMP logic gate)



X_1	X_2	Y
0	0	1
0	1	1
1	0	0
1	1	1

HRS = 0

LRS = 1

Initial state = LRS

Arrow — direction of current during the LRS set

Borghetti, J. et al. 'Memristive' switches enable 'stateful' logic operations via material implication. *Nature* **464**, 873–876 (2010).

Певні проблеми мемристорної електроніки

